

## ⑫ 公開特許公報(A)

昭64-45031

⑤ Int.Cl.<sup>4</sup>

H 01 H 47/32

識別記号

庁内整理番号

A-7509-5G

④ 公開 昭和64年(1989)2月17日

審査請求 未請求 発明の数 1 (全3頁)

⑬ 発明の名称 リレー駆動回路

⑰ 特 願 昭62-202437

⑱ 出 願 昭62(1987)8月13日

⑲ 発 明 者 中 村 一 成 埼玉県川越市大字山田字西町25番地1 パイオニア株式会社川越工場内

⑳ 出 願 人 パイオニア株式会社 東京都目黒区目黒1丁目4番1号

㉑ 代 理 人 弁理士 藤村 元彦

## 明 細 書

## 1. 発明の名称

リレー駆動回路

## 2. 特許請求の範囲

リレーコイルにスイッチングトランジスタを介して駆動電流を供給するようになされたリレー駆動回路であって、前記リレーコイルに並列接続されたコンデンサと、前記スイッチングトランジスタのコレクタ・エミッタ間電流路に対して順方向に直列接続された一方向性素子とを有することを特徴とするリレー駆動回路。

## 3. 発明の詳細な説明

## 技術分野

本発明は、リレー駆動回路に関し、特にリレーコイルにスイッチングトランジスタを介して駆動電流を供給するようになされたリレー駆動回路に関するものである。

## 背景技術

この種のリレー駆動回路の従来例を第4図に示

す。図において、電源電圧が供給される入力端子1と接地間にはリレー駆動用トランジスタ $Q_1$ とリレーコイル2とが直列接続されており、トランジスタ $Q_1$ のベースに外部から制御端子3を介して高レベルのリレーオン制御電圧が印加されると、入力端子1から電流 $I_c$ がトランジスタ $Q_1$ のコレクタに流れ、リレーコイル2に駆動電圧が印加される。すると、リレーコイル2が励磁され、リレー接点4が閉成するので、電源電圧が出力端子5を介して外部の機器に供給される。逆に、トランジスタ $Q_1$ がオフ状態になると、電流 $I_c$ は流れないから、リレーコイル2に駆動電圧は印加されず、リレー接点4が開放して外部への電源電圧の供給が停止される。

かかる構成のリレー駆動回路においては、特に車載機器に搭載した場合を考えると、車載機器では電源電圧の変動が発生し易く、電源電圧の瞬断が発生すると、リレーコイル2に印加される駆動電圧が即座に消滅することになるので、電源電圧の瞬断が発生する度にリレー接点4が開放するこ

とになる。このため、電源電圧の供給先ではその都度動作停止を強いられることになり、動作に支障を来すことになってしまう。また、リレー接点4の開閉動作が頻繁に行なわれることにより、リレー接点4の老朽化が早まることにもなる。

#### 発明の概要

本発明は、上述した点に鑑みなされたもので、電源電圧の一時的な降下や瞬断によりその都度リレー接点が開放するのを防止したリレー駆動回路を提供することを目的とする。

本発明によるリレー駆動回路は、リレーコイルに対してコンデンサを並列接続すると共に、リレーコイルに駆動電流を供給するスイッチングトランジスタのコレクタ・エミッタ間電流路に対して一方向性素子を順方向に直列接続した構成となっている。

#### 実施例

以下、本発明の実施例を図に基づいて詳細に説明する。

第1図は本発明の一実施例を示す回路図であり、

びツェナーダイオードZDが並列接続されており、これによりトランジスタQ<sub>1</sub>のベース電圧はツェナーダイオードZDのツェナー電圧に安定化される。

次に、かかる構成のリレー駆動回路の動作について説明する。電源電圧I、IIは回路動作中は常に入力端子1、6に印加されているものとし、高レベルのリレーオン制御電圧が制御端子3に入力されると、インバータ7の出力が低レベル（接地レベル）となり、これによりバッファ8のトランジスタQ<sub>3</sub>がオン状態となって電源電圧IIを出力する。この電圧によって、抵抗R<sub>5</sub>からリレー駆動用トランジスタQ<sub>1</sub>のベースに電流が流れ、当該トランジスタQ<sub>1</sub>にはコレクタ電流I<sub>c</sub>が流れることになる。これにより、リレーコイル3に駆動電圧が印加され、リレー接点4は開放状態から閉成状態となる。

今、リレー接点4の閉成状態において、例えば電源電圧Iに瞬断が起ったとすると、トランジスタQ<sub>1</sub>のコレクタ電位が一瞬0[V]状態となる。

例えば車載機器に搭載した場合を示している。図において、第4図と同等部分は同一符号により示されており、入力端子1にはバッテリ（図示せず）からの電源電圧Iが、入力端子6にはいわゆるアクセサリスイッチ（図示せず）のオンによって発生する安定化された電源電圧IIがそれぞれ供給される。トランジスタQ<sub>1</sub>のコレクタ側には一方向性素子であるダイオードDが順方向に直列接続され、リレーコイル2にはコンデンサC<sub>1</sub>が並列接続されている。

制御端子3を介して外部から供給されるリレーオン制御電圧は、抵抗R<sub>1</sub>、R<sub>2</sub>及びトランジスタQ<sub>2</sub>からなるインバータ7を経て抵抗R<sub>3</sub>、R<sub>4</sub>及びトランジスタQ<sub>3</sub>からなるバッファ8に供給される。バッファ8におけるトランジスタQ<sub>3</sub>のエミッタには入力端子6からの電源電圧IIが印加されている。トランジスタQ<sub>3</sub>のコレクタ出力は抵抗R<sub>5</sub>を介してリレー駆動用トランジスタQ<sub>1</sub>のベースに印加される。リレー駆動用トランジスタQ<sub>1</sub>のベースと接地間にはコンデンサC<sub>2</sub>及

これにより、リレーコイル3には駆動電圧は印加されないことになるが、コンデンサC<sub>1</sub>の蓄積電荷による電圧が印加され、リレーコイル3の両端電圧が徐々に減衰することになるので、電源電圧Iの瞬断後もリレーコイル3の両端電圧がリレーコイル3の保持電圧に低下するまでリレー接点4は閉成状態を維持できることになる。また、瞬断時間が長いような場合には、コンデンサC<sub>1</sub>の容量をそれに応じて大きくしていくことで対応できる。

上述の動作において、トランジスタQ<sub>1</sub>のコレクタ・エミッタ間の電流路に逆バイアスにより理論上は流れないはずの電流が逆流し、その分だけトランジスタQ<sub>1</sub>のエミッタ電圧の低下が早まるのが本出願人の実験により明らかとなったが、トランジスタQ<sub>1</sub>のコレクタに直列接続されたダイオードDがこれを防止する働きをする。第2図に、瞬断が生じた駆動電圧(A)に対するトランジスタQ<sub>1</sub>のエミッタ電圧(B)の波形が示されており、実線aの波形がダイオードDが有りの場

合、一点鎖線bの波形がダイオードDが無しの場合をそれぞれ示している。この波形図から明らかに、ダイオードDが有りの方が無しの場合よりもトランジスタ $Q_1$ のエミッタ電圧が徐々に低下するので、その分だけコンデンサ $C_1$ の小容量化が図れることになる。

なお、上記実施例では、ダイオードDをトランジスタ $Q_1$ のコレクタ側に直列接続した場合について説明したが、第3図に示すように、トランジスタ $Q_1$ のエミッタ側に直列接続することも可能である。

#### 発明の効果

以上説明したように、本発明によるリレー駆動回路によれば、リレーコイルに対してコンデンサを並列接続すると共に、リレーコイルに駆動電流を供給するスイッチングトランジスタのコレクタ・エミッタ間電流路に対して一方向性素子を順方向に直列接続し、電源断時にリレーコイルの印加電圧が徐々に低下するようにしたので、電源電圧の一時的な降下や瞬断によりその都度リレー接点

が開放するのを防止でき、これによりリレー接点が必要以上に開閉しなくなるので、リレー接点の長寿命化が図れることになる。

#### 4. 図面の簡単な説明

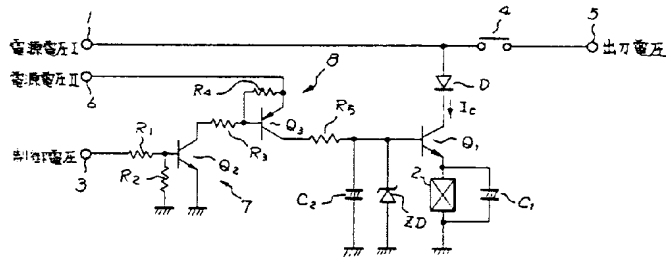
第1図は本発明の一実施例を示す回路図、第2図は瞬断が生じた駆動電圧(A)に対するトランジスタ $Q_1$ のエミッタ電圧(B)の波形図、第3図は本発明の他の実施例を示す回路図、第4図は従来例を示す回路図である。

#### 主要部分の符号の説明

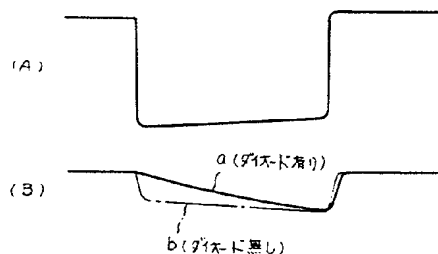
- 2 …… リレーコイル
- 4 …… リレー接点
- 7 …… インバータ
- 8 …… バッファ
- $Q_1$  …… リレー駆動用トランジスタ
- D …… 逆流防止用ダイオード
- $C_1$  …… エミッタ電圧減衰遅延用コンデンサ

出願人      パイオニア株式会社  
代理人      弁理士 藤村元彦

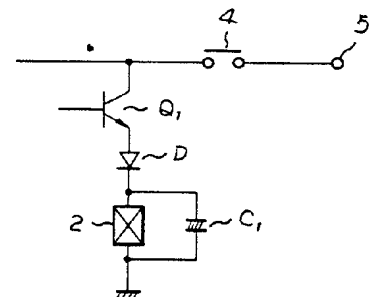
第1図



第2図



第3図



第4図

